



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

Effective on 12/08/2004.

Issued pursuant to the Consolidated Appropriations Act, 2005 (H.R. 4818).

## FEE TRANSMITTAL for FY 2005

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) **130.00**

### Complete if Known

Application Number	10/657,135
Filing Date	September 9, 2003
First Named Inventor	Chun-Gyoo LEE, et al.
Examiner Name	ALEMU, Ephrem
Art Unit	2821
Attorney Docket No.	6161.0010.C1

### METHOD OF PAYMENT (check all that apply)

☐ Check ☒ Credit Card ☐ Money Order ☐ None ☐ Other (please identify) : \_\_\_\_\_

☒ Deposit Account Deposit Account Number: 50-3698 Deposit Account Name: \_\_\_\_\_

For the above-identified deposit account, the Director is hereby authorized to: (check all that apply)

☐ Charge fee(s) indicated below ☐ Charge fee(s) indicated below, except for the filing fee

☒ Charge any additional fee(s) or underpayments of fee(s) ☒ Credit any overpayments

Under 37 CFR 1.16 and 1.17

**WARNING:** Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

### FEE CALCULATION

#### 1. BASIC FILING, SEARCH, AND EXAMINATION FEES

Application Type	FILING FEES		SEARCH FEES		EXAMINATION FEES		Fees Paid (\$)
	Fee (\$)	Small Entity Fee (\$)	Fee (\$)	Small Entity Fee (\$)	Fee (\$)	Small Entity Fee (\$)	
Utility	300	150	500	250	200	100	_____
Design	200	100	100	50	130	65	_____
Plant	200	100	300	150	160	80	_____
Reissue	300	150	500	250	600	300	_____
Provisional	200	100	0	0	0	0	_____

#### 2. EXCESS CLAIM FEES

Fee Description		Small Entity	
Fee Description	Fee (\$)	Fee (\$)	Fee (\$)
Each claim over 20 (including Reissues)	50	25	
Each independent claim over 30 (including Reissues)	200	100	
Multiple dependent claims	360	180	
Total Claims	Extra Claims	Fee (\$)	Fee Paid (\$)
_____ -20 or HP= _____	x _____	= _____	
HP = highest number of total claims paid for, if greater than 20.			
Indep. Claims	Extra Claims	Fee (\$)	Fee Paid (\$)
_____ - 3 or HP= _____	x _____	= _____	
HP = highest number of independent claims paid for, if greater than 3.			

#### 3. APPLICATION SIZE FEE

If the specification and drawings exceed 100 sheets of paper (excluding electronically filed sequence or computer listings under 37 CFR 1.52(e)), the application size fee due is \$250 (\$125 for small entity) for each additional 50 sheets or fraction thereof. See 35 U.S.C. 41(a)(1)(G) and 37 CFR 1.16(s).

Total Sheets	Extra Sheets	Number of each additional 50 or fraction thereof	Fee (\$)	Fee Paid (\$)
_____ - 100 = _____	/ 50 = _____	(round up to a whole number) x _____	= _____	

#### 4. OTHER FEE(S)

Non-English Specification, \$130 fee (no small entity discount)

Other (e.g., late filing surcharge) : Late Filing Fee for Priority Document

**\$130.00**

### SUBMITTED BY

Signature		Registration No. (Attorney/Agent)	50,114	Telephone	703-288-5105
Name (Print/Type)	Hae-Chan Park	Date	December 28, 2005		

This collection of information is required by 37 CFR 1.136. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 30 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing this form, call 1-800-PTO-9199 (1-800-786-9199) and select option 2.

**TRANSMITTAL  
FORM**

(to be used for all correspondence after initial filing)

<b>Application Number</b>	10/657,135		
	<b>Filing Date</b>	September 9, 2003	
	<b>First Named Inventor</b>	Chun-Gyoo LEE, et al.	
	<b>Art Unit</b>	2821	
	<b>Examiner Name</b>	ALEMU, Ephrem	
<b>Total Number of Pages in This Submission</b>		<b>Attorney Docket Number</b>	6161.0010.C1

**ENCLOSURES (check all that apply)**

<input checked="" type="checkbox"/> Fee Transmittal Form <input checked="" type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Reply to Missing Parts/ Incomplete Application <input type="checkbox"/> Reply to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) _____ <input type="checkbox"/> Landscape Table on CD	<input type="checkbox"/> After Allowance Communication to TC <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input type="checkbox"/> Other Enclosure(s) (please identify below):
<b>Remarks</b> A processing fee of \$130.00 is enclosed pursuant to 37 C.F.R. 1.55(a)(2) and 1.17(i) 12/29/2005 SZEWDIE1 00000084 10657135 01 FC:1464 130.00 0P		

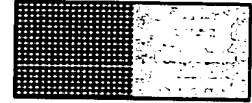
**SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT**

<b>Firm</b>	H.C. Park & Associates, PLC		
<b>Signature</b>			
<b>Printed Name</b>	Hae-Chan Park		
<b>Date</b>	December 28, 2005	<b>Reg. No.</b>	50,114

**CERTIFICATE OF TRANSMISSION/MAILING**

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
<b>Signature</b>			
<b>Typed or printed name</b>		<b>Date</b>	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.11 and 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

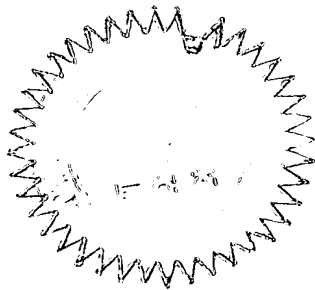
This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2001-0006829  
Application Number

CERTIFIED COPY OF  
PRIORITY DOCUMENT

출원년월일 : 2001년 02월 12일  
Date of Application FEB 12, 2001

출원인 : 삼성에스디아이 주식회사  
Applicant(s) SAMSUNG SDI CO., LTD.



2005년 12월 22일

특허청

COMMISSIONER



◆ This certificate was issued by Korean Intellectual Property Office. Please confirm any forgery or alteration of the contents by an issue number or a barcode of the document below through the KIPOnet- Online Issue of the Certificates' menu of Korean Intellectual Property Office homepage ([www.kipo.go.kr](http://www.kipo.go.kr)). But please notice that the confirmation by the issue number is available only for 90 days.

**【서지사항】**

**【서류명】** 특허출원서  
**【권리구분】** 특허  
**【수신처】** 특허청장  
**【제출일자】** 2001.02.12  
**【발명의 국문명칭】** 면전자원을 구비한 대면적 평판 디스플레이 장치 및 이 장치의 구동 방법  
**【발명의 영문명칭】** Large-sized flat panel display device having flat emission source and method of operation of the device  
**【출원인】**  
**【명칭】** 삼성에스디아이 주식회사  
**【출원인코드】** 1-1998-001805-8  
**【대리인】**  
**【성명】** 김은진  
**【대리인코드】** 9-1998-000134-0  
**【포괄위임등록번호】** 2000-041944-2  
**【대리인】**  
**【성명】** 김원호  
**【대리인코드】** 9-1998-000023-8  
**【포괄위임등록번호】** 1999-065833-7  
**【발명자】**  
**【성명의 국문표기】** 이천규  
**【성명의 영문표기】** LEE, Chun Kyu  
**【주민등록번호】** 650410-1052518  
**【우편번호】** 427-040  
**【주소】** 경기도 과천시 별양동 3번지 주공아파트 701동 502호  
**【국적】** KR  
**【발명자】**

**【성명의 국문표기】** 조성호  
**【성명의 영문표기】** JO, Sung Ho  
**【주민등록번호】** 661111-1119818  
**【우편번호】** 463-738  
**【주소】** 경기도 성남시 분당구 미금동 롯데선경아파트 414동 603호  
**【국적】** KR  
**【발명자】**  
**【성명의 국문표기】** 유종훈  
**【성명의 영문표기】** YOU, Jong Hoon  
**【주민등록번호】** 600718-1002410  
**【우편번호】** 441-390  
**【주소】** 경기도 수원시 권선구 권선동 유원아파트 605동 601호  
**【국적】** KR  
**【발명자】**  
**【성명의 국문표기】** 김종민  
**【성명의 영문표기】** KIM, Jong Min  
**【주민등록번호】** 560513-1001911  
**【우편번호】** 442-729  
**【주소】** 경기도 수원시 팔달구 영통동 산나무실 신원아파트 641동  
1802호  
**【국적】** KR  
**【취지】** 특허법 제42조의 규정에 의하여 위와 같이 출원합니다.  
  
대리인 김은진 (인)  
대리인 김원호 (인)  
**【수수료】**  
**【기본출원료】** 20 면 29,000 원  
**【가산출원료】** 6 면 6,000 원

【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】	35,000 원	
【첨부서류】	1. 요약서·명세서(도면)_1통	

## 【요약서】

### 【요약】

대면적 디스플레이 구현에 유리하도록 텅스텐 라인 캐소드를 대체하여 저전압 전계 방출 물질로 이루어진 면전자원을 구비한 평판 디스플레이 장치(FPD; Flat Panel Display) 및 이의 구동 방법에 관한 것으로서,

평판 디스플레이 장치는 게이트 전극이 형성된 백 플레이트와, 절연층을 사이로 상기 게이트 전극 위에 형성되는 캐소드 전극과, 상기 캐소드 전극 위에 형성되며 전계 방출 물질로 이루어지는 면전자원과, 화소 영역에 대응하는 다수의 어퍼쳐를 형성하며 백 플레이트에 이격된 상태로 배치되는 그리드 플레이트와, 상기 그리드 플레이트의 어느 한면에 각각 형성되는 한쌍의 그리드 전극, 및 형광막과 메탈 필름을 형성하며 그리드 플레이트에 이격된 상태로 배치되는 페이스 플레이트를 포함한다.

### 【대표도】

도 1

### 【색인어】

평판디스플레이, 전계방출, 전계방출표시소자, 게이트전극, 면전자원, 그리드플레이트, 캐소드전극

## 【명세서】

### 【발명의 명칭】

면전자원을 구비한 대면적 평판 디스플레이 장치 및 이 장치의 구동 방법  
 {Large-sized flat panel display device having flat emission source and method  
 of operation of the device}

### 【도면의 간단한 설명】

- <1>            도 1은 본 발명의 제 1실시예에 의한 평판 디스플레이 장치의 분해 사시도.
- <2>            도 2는 평판 디스플레이 장치를 도 1의 x축을 기준으로 절개한 단면도.
- <3>            도 3과 도 4는 각각 카본 캐소드층의 다른 구성예를 설명하기 위한 백 플레이트의 사시도와 단면도.
- <4>            도 5는 제 1그리드 전극의 다른 구성예를 설명하기 위한 그리드 플레이트의 사시도.
- <5>            도 6은 평판 디스플레이 장치를 도 1의 y축을 기준으로 절개한 단면도.
- <6>            도 7은 게이트 전극의 다른 구성예를 설명하기 위한 백 플레이트의 사시도.
- <7>            도 8은 본 발명의 제 2실시예에 의한 평판 디스플레이 장치의 분해 사시도.
- <8>            도 9는 제 2그리드 전극의 다른 구성예를 설명하기 위한 그리드 플레이트의 사시도.
- <9>            도 10은 종래 기술에 의한 평면 음극선관의 단면도.

### 【발명의 상세한 설명】



## 【발명의 목적】

### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <10>           본 발명은 평판 디스플레이 장치(FPD; Flat Panel Display)에 관한 것으로서, 보다 상세하게는 대면적 디스플레이 구현에 유리하도록 텅스텐 라인 캐소드를 대체하여 저전압 전계 방출 물질로 이루어진 면전자원을 구비한 평판 디스플레이 장치 및 이의 구동 방법에 관한 것이다.
- <11>           상기한 평판 디스플레이 장치의 대표적인 일례로 전장(depth) 단축을 위해 고안된 평면 음극선관(Flat CRT)을 들 수 있으며, 도 10에 평면 음극선관의 단면을 도시하였다.
- <12>           도시한 바와 같이 평면 음극선관은, 페이스 플레이트(1)와 백 플레이트(3)가 시일재(5)에 의해 밀봉되고, 페이스 플레이트(1) 내면에 형광막(7)과 메탈 필름(9)을 형성하며, 이와 마주하는 백 플레이트(3) 내면에 후면 전극(11)을 형성한다. 그리고 전자 방출원으로서 다수의 텅스텐 라인 캐소드(13)를 사용하고, 전자 제어를 위해 이들 플레이트 사이에 그리드 플레이트(15)와 메쉬 전극(17)을 배치하고 있다.
- <13>           상기 그리드 플레이트(15)는 각 화소에 대응하는 어퍼쳐(15a)를 형성하여 전자를 통과시키며, 양면으로 각각 제 1그리드 전극(19)과 제 2그리드 전극(21)을 형성하는데, 일례로 제 1그리드 전극(19)이 스캔(scan) 전극으로 기능하고, 제 2그리드 전극(21)이 데이터(data) 전극으로 기능할 수 있다.

- <14>           상기한 구조에 따라, 각각의 텅스텐 라인 캐소드(13)에서 방출된 전자는 제 1 및 제 2그리드 전극(19, 21)의 제어 아래 그리드 플레이트(15)의 어퍼처를 통과 하며, 메탈 필름(9)에 인가된 고전압에 이끌려 형광막(7)에 충돌함으로써 이를 발 광시켜 소정의 화면을 구현하게 된다.
- <15>           이 때, 메쉬 전극(17)은 텅스텐 라인 캐소드(13)에서 방출된 전자를 가속시 켜 그리드 플레이트(15)로 향하게 하며, 그리드 전압이 오프된 영역의 전자는 되돌 아와 후면 전극(11)에서 바운드되어 계속 진동을 하게 된다.
- <16>           상기한 구성의 평면 음극선관은 전자 방출원으로 텅스텐 라인 캐소드(13)를 사용함에 따라, 대면적 디스플레이 구현에 크게 불리한 단점이 있다. 이는 텅스텐 라인 캐소드(13)가 일례로 20인치 이상의 대면적용으로 제작되는 경우, 구동 과정 에서 다음과 같은 문제를 유발하기 때문이다.
- <17>           즉, 길이가 늘어난 텅스텐 와이어는 쉽게 진동을 일으켜 전자 방출 특성이 불안정해지며, 이에 대응하는 화소의 발광 특성을 불균일하게 만든다. 그리고 인 접한 텅스텐 와이어 사이의 간격이 벌어져 형광막에 균일한 전자를 제공하기 어렵 기 때문에, 화면 전체의 발광 패턴을 불균일하게 만들며, 텅스텐 와이어에서 발생 하는 열이 그리드 플레이트를 변형시킴에 따라 어퍼처의 위치를 어긋나게 하여 정 확한 화소 발광을 방해한다.
- <18>           따라서 대면적 디스플레이 구현을 위해서는 상기 텅스텐 라인 캐소드를 대체 할 보다 안정적인 전자 방출원이 요구되는데, 이러한 평판 디스플레이 장치와 관련 하여 미국특허 제 4,719,388호의 도 2와 도 3은, 라인 형태의 캐소드 전극(20)과

어드레스 플레이트(26) 사이에 그리드 형태의 가속 전극(52)을 더욱 구비하여 자유 전자가 균일하게 밀집된 전자 구름층(54, 56)을 제공하고, 이 가운데 하나의 전자 구름층(54)을 사실상의 캐소드로 사용하는 구조를 개시하고 있다. 이로서 상기 특허는 형광막에 전자를 보다 안정적으로 제공하는 장점이 있지만, 여전히 라인 형태의 캐소드를 사용함에 따라, 전술한 텅스텐 라인 캐소드의 문제점을 극복하기 어려운 한계가 있다.

### 【발명이 이루고자 하는 기술적 과제】

<19> 따라서 본 발명은 상기한 문제점을 해소하기 위한 것으로서, 본 발명의 목적은 전자 방출원으로 텅스텐 라인 캐소드를 대체하여 안정된 구동 특성을 나타내는 면전자원을 구비함으로써 대면적 디스플레이 구현에 보다 유리한 평판 디스플레이 장치 및 이의 구동 방법을 제공하는데 있다.

<20> 본 발명의 다른 목적은 저전압 전계 방출 물질로 면전자원을 구성하고, 저전압 동작 조건에서 전자의 방출, 가속, 집속 및 편향 등이 이루어질 수 있도록 내부 구성을 최적화한 평판 디스플레이 장치 및 이의 구동 방법을 제공하는데 있다.

### 【발명의 구성】

<21> 상기의 목적을 달성하기 위하여 본 발명은,

<22> 게이트 전극이 형성된 백 플레이트와, 절연층을 사이로 상기 게이트 전극 위에 형성되는 캐소드 전극과, 상기 캐소드 전극 위에 형성되며 전계 방출 물질로 이루어지는 면전자원과, 화소 영역에 대응하는 다수의 어퍼처를 형성하며 백 플레이트

트에 이격된 상태로 배치되는 그리드 플레이트와, 상기 그리드 플레이트의 어느 한 면에 각각 형성되는 한쌍의 그리드 전극, 및 형광막과 메탈 필름을 형성하며 그리드 플레이트에 이격된 상태로 배치되는 페이스 플레이트를 포함하는 평판 디스플레이 장치와;

<23> 캐소드 전극에 스캔 시그널을 공급함과 동시에 게이트 전극에 데이터 시그널을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 면전자원으로부터 전자를 방출시키고, 제 1그리드 전극에 포커스 시그널을 공급하여 상기 전자를 그리드 플레이트의 어퍼처를 향해 집중시키며, 제 2그리드 전극에 편향 시그널을 공급하여 상기 어퍼처를 통과한 전자를 특정 형광막으로 편향시키고, 메탈 필름에 애노드 시그널을 공급하여 상기 전자를 형광막으로 가속시키는 것을 포함하는 평판 디스플레이 장치의 구동 방법; 및

<24> 캐소드 전극에 스캔 시그널을 공급함과 동시에 제 1그리드 전극에 데이터 시그널을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 면전자원으로부터 전자를 방출시키고, 면전자원 주위의 전계를 강화시키기 위한 전압을 게이트 전극에 공급하며, 제 2그리드 전극에 편향 시그널을 공급하여 그리드 플레이트의 어퍼처를 통과한 전자를 특정 형광막으로 편향시키고, 메탈 필름에 애노드 시그널을 공급하여 상기 전자를 형광막으로 가속시키는 것을 포함하는 평판 디스플레이 장치의 구동 방법을 제공한다.

<25> 이하, 첨부한 도면을 참고하여 본 발명의 바람직한 실시예를 보다 상세하게 설명하면 다음과 같다.

<26> 도 1은 본 발명의 제 1실시예에 의한 평판 디스플레이 장치의 분해 사시도이고, 도 2는 결합 상태의 평판 디스플레이 장치를 도 1의 x축을 기준으로 절개한 단면도이다.

<27> 도시한 바와 같이 평판 디스플레이 장치는 다수의 제 1 및 제 2스페이서(2, 4)에 의해 그리드 플레이트(6)를 백 플레이트(8)와 페이스 플레이트(10) 사이에 위치시키고, 이들 세개의 플레이트를 시일재(28)를 통해 내부를 진공 상태로 만들어 일체로 밀봉시킨 구조로 이루어진다.

<28> 상기 백 플레이트(8)는 그 표면에 x축 방향으로 다수의 게이트 전극(12)을 스트라이프 패턴으로 형성하고, 게이트 전극(12) 위로 백 플레이트(8) 전면에서 걸쳐 절연층(14)을 형성하며, 절연층(14) 위에 y축 방향으로 다수의 캐소드 전극(16)을 스트라이프 패턴으로 형성한다. 이 때, 캐소드 전극(16)과 게이트 전극(12)의 교차 부분이 화소 영역에 대응한다.

<29> 그리고 캐소드 전극(16) 위에 안정된 전자 방출 구현을 위한 면전자원으로서 카본 캐소드층(18)을 형성한다. 상기 카본 캐소드층(18)은 저전압 전계 방출 물질로 이루어지며, 보다 구체적으로 카본 나노튜브(CNT), C60(풀러렌), 다이아몬드, 다이아몬드상 카본(DLC), 그래파이트 또는 이들의 조합 물질로 구성된다. 이 가운데 카본 나노튜브는 전자 방출원으로 최근에 연구되기 시작한 신소재로서, 도체와 같은 전기적 특성과 안정된 기계적 특성을 함께 갖는 것으로 알려져 있다.

<30> 이러한 카본 캐소드층(18)은 캐소드 전극(16) 위에 형성되며, 이 캐소드 전극(16)과 동일한 스트라이프 패턴으로 이루어지거나, 도 3에 도시한 바와 같이 캐

소드 전극(16) 위 화소 영역에 선택적으로 형성될 수 있다.

<31> 또한 상기 카본 캐소드층(18)은 다른 실시예로서 도 4에 도시한 바와 같이, 캐소드 전극(16)의 한쪽 단부에 걸쳐진 형태로 제작되어 캐소드 전극(16)의 두면을 감싸도록 형성될 수 있다. 이 구조에서는 캐소드 전극(16)과 게이트 전극(12)에 일정한 전압 차가 걸렸을 때, 카본 캐소드층(18)의 날카로운 단부에서 더 큰 전계가 걸리므로, 실질적으로 전자 방출은 상기 단부에서 이루어진다.

<32> 모든 경우, 상기 카본 캐소드층(18)은 스크린 프린팅, 화학기상 증착, 스퍼터링 등의 방법으로 용이하게 형성할 수 있다.

<33> 이와 같이 저전압 전계 방출 물질로 구성되는 카본 캐소드층(18)은 저전압 구동 조건에서 전자를 안정적으로 방출하며, 공지의 박막 또는 후막 공정으로 용이하게 형성할 수 있으므로, 대면적 디스플레이 제작에 유리한 전자원이라 할 수 있다.

<34> 그리고 상기 그리드 플레이트(6)는 백 플레이트(10)의 비화소 영역에 세워진 다수의 제 1스페이서(2)에 의해 백 플레이트(8) 위에 지지되며, 전자 통과를 위해 화소 영역에 다수의 어퍼처(6a)를 형성한다. 일례로 그리드 플레이트(6)는 감광성 유리기판에 포토리소그래피(photolithography) 공정을 통해 종횡비(aspect ratio, 가로대 세로의 비율)가 큰 어퍼처를 형성할 수 있으며, 공지의 유리기판에 샌드 블라스트(sand blast) 또는 레이저 펀칭 등의 방법을 이용하여 어퍼처를 형성할 수 있다.

<35> 이러한 그리드 플레이트(6)는 전자를 제어할 수 있도록 백 플레이트(8)와 마

주하는 밑면과 페이스 플레이트(10)와 마주하는 윗면에 각각 제 1 및 제 2그리드 전극(20, 22)을 형성한다. 상기 제 1 및 제 2그리드 전극(20, 22)은 x축 방향의 어퍼쳐 어레이를 감싸는 스트라이프 패턴으로 형성된다.

<36> 특히 상기 제 2그리드 전극(22)은 어퍼쳐(6a)를 통과한 전자빔을 편향시키기 위하여, 어퍼쳐 어레이를 중심으로 분리된 2개의 세부 전극으로 구성되는데, 세부 전극 구성에 의한 전자빔 편향 과정은 후술하는 구동 방법에서 자세하게 설명한다.

<37> 이 때, 상기 제 1 및 제 2그리드 전극(20, 22)은 서로간에 쇼트가 일어나지 않는 범위 안에서 어퍼쳐(6a) 내면으로 확장 형성되어 어퍼쳐(6a) 내부에 전자가 쌓이는 것을 방지하고, 전자 제어를 쉽게 하여 동작 특성을 향상시킬 수 있다.

<38> 이와 같은 구성의 그리드 플레이트(6)는 제 1 및 제 2그리드 전극(20, 22)의 형성으로 카본 캐소드층(18)에서 방출된 전자를 제어하는 역할을 하며, 페이스 플레이트(10)와 마주하는 윗면의 비화소 영역에 다수의 제 2스페이서(4)를 설치하여 페이스 플레이트(10)를 지지한다.

<39> 상기한 페이스 플레이트(10)는 그리드 플레이트(6)와 마주하는 밑면에 형광막(24)과 메탈 필름(26)을 형성하는데, 상기 메탈 필름(26)은 애노드 전압을 공급받아 전자를 형광막(24)으로 끌어당기고, 메탈 백 효과에 의해 형광막의 휘도를 향상시키는 역할을 한다.

<40> 다음으로, 전술한 평판 디스플레이 장치의 구성에 근거하여 본 발명의 제 1 실시예에 의한 평판 디스플레이 장치의 구동 방법에 대해 설명한다.

<41> 구동 방법의 제 1실시예는, 상기 캐소드 전극(16) 라인에 스캔 시그널을 공급함과 동시에 게이트 전극(12) 라인에 데이터 시그널을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 카본 캐소드층(18)으로부터 전자를 방출시키고, 제 1그리드 전극(20)에 포커스 시그널을 공급하여 상기 전자를 그리드 플레이트(6)의 어퍼쳐(6a)를 향해 집중시키며, 제 2그리드 전극(22)에 편향 시그널을 공급하여 어퍼쳐(6a)를 통과한 전자를 특정 형광막으로 편향시키고, 메탈 필름(26)에 애노드 시그널을 공급하여 상기 전자를 형광막(24)으로 끌어당기는 과정으로 이루어진다.

<42> 절연층(14)을 사이로 상기 게이트 전극(12)을 캐소드 전극(16) 밑에 배치하여도 이들 전극의 전압 차가 임계 전압 이상이 되면, 상기 절연층(14)을 투과하여 해당 카본 캐소드층(18)에 강한 전계가 형성되므로, 이 전계에 의해 카본 캐소드층(18)으로부터 전자가 방출된다.

<43> 이러한 전자 방출 구조에서는, 백 플레이트(8) 위에 게이트 전극(12), 절연층(14), 캐소드 전극(16) 및 카본 캐소드층(18)을 순차적으로 적층시켜 전자 방출 구조를 제작할 수 있으므로 제조 과정이 용이해지고, 저전압에서 안정적인 전자 방출이 이루어져 방출 전류를 안정화시키는 장점을 갖는다.

<44> 그리고 제 1그리드 전극(20)은 포커스 시그널을 공급받아 카본 캐소드층(18)에서 방출된 전자를 어퍼쳐(6a) 내부로 집중시켜 전자의 퍼짐을 방지하면서 전자의 흐름을 균일화시키는데, 이러한 전자의 포커스 기능은 모든 제 1그리드 전극(20) 라인에 동일한 포커스 시그널을 공급하거나, 도 5에 도시한 바와 같이 제 1그



리드 전극(20)을 면전극으로 형성하고, 이 면전극에 포커스 시그널을 공급하는 것으로 이루어질 수 있다.

<45> 이와 같이 제 1그리드 전극(20)을 통해 집중된 전자는 어퍼쳐(6a)를 통과하면서 제 2그리드 전극(22)에 공급된 편향 시그널에 의해 특정 형광막으로 편향되며, 이는 고해상도 구현을 위해 하나의 어퍼쳐(6a)에 대응하여 적(R), 녹(G), 청(B) 세개의 형광막을 하나의 세트로 배열하는 구조에 해당한다.

<46> 도 6은 상기 평판 디스플레이 장치를 도 1의 y축을 기준으로 절개한 단면도로서, 어퍼쳐(6a)의 좌우 부분에 각각 제 2그리드 전극(22)이 2개의 세부 전극으로 나누어 배치되며, R, G, B 세개의 형광막(24)이 하나의 어퍼쳐(6a)에 대응하여 나란히 배치된다. 상기한 구조에서 전자빔이 편향되는 과정은 다음의 예들로 설명할 수 있다.

<47> 먼저, 도면에서 가장 왼쪽에 배치된 첫번째 제 2그리드 전극(22A)에 있어서, 이 전극의 세부 전극에 동일한 편향 시그널을 공급하면, 첫번째 어퍼쳐(6a-1)를 통과한 전자들은 편향되지 않고 직진하여 중앙의 G 형광막에 도달한다.

<48> 한편, 중앙에 배치된 두번째 제 2그리드 전극(22B)에 있어서, 이 전극의 좌측 세부 전극에 우측 세부 전극보다 높은 편향 시그널을 공급하면, 두번째 어퍼쳐(6a-2)를 통과한 전자들은 높은 전압에 이끌려 왼쪽으로 편향되어 R 형광막에 도달한다. 이와 동일한 과정으로, 가장 오른쪽에 배치된 세번째 제 2그리드 전극(22C)에 있어서, 이 전극의 우측 세부 전극에 좌측 세부 전극보다 높은 편향 시그널을 공급하면, 세번째 어퍼쳐(6a-3)를 통과한 전자들은 높은 전압에 이끌려 오른쪽으로

편향되어 B 형광막에 도달한다.

<49> 이와 같이 어퍼쳐(6a)를 통과한 전자를 특정 방향으로 편향시키는 것은, 그리드 플레이트(6)의 가공 공정 한계로 인하여 고해상도 화면에 요구되는 간격으로 상기 어퍼쳐들을 패터닝하기가 실질적으로 어렵기 때문이다. 따라서 전술한 방법으로 하나의 어퍼쳐(6a)를 통과한 전자들을 원하는 형광막으로 편향시킴으로써 대면적의 고해상도 디스플레이를 용이하게 구현할 수 있는 것이다.

<50> 마지막 단계로, 페이스 플레이트(10)의 메탈 필름(26)에 디스플레이 동작 전 과정에 걸쳐 일정한 애노드 시그널을 공급한다. 이 애노드 시그널은 다른 전극들에 공급되는 시그널보다 높은 전압으로서, 디스플레이 내부의 전자를 형광막(24)으로 끌어당기는 역할을 한다.

<51> 이 때, 디스플레이의 고휘도를 목적으로 메탈 필름(26)에 고전압(예를 들어 4 kV 이상)을 공급하는 경우에는, 페이스 플레이트(10)와 그리드 플레이트(6)를 일정거리 이상 분리시켜야 하므로, 이들 플레이트 사이에는 종횡비가 큰 스페이서를 설치해야 한다. 따라서 제 2스페이서(4)는 통상의 스크린 프린팅 방법으로 형성하는 것이 어려우므로, 글래스 또는 세라믹 재질로 종횡비가 큰 스페이서를 제작하고 이를 어느 하나의 플레이트에 붙이는 방법과, 그리드 플레이트(6)에 홀을 형성하고 이 홀에 스페이서를 꽂는 방법 등을 적용할 수 있다.

<52> 한편, 상기한 구성의 평판 디스플레이 장치에 근거하여 본 발명의 제 2실시예에 의한 구동 방법에 대해 설명한다.

<53> 구동 방법의 제 2실시예는, 상기 캐소드 전극(16)에 스캔 시그널을 공급함과

동시에 제 1그리드 전극(20)에 데이터 시그널을 공급하여 이들 전극에 인가된 전압차에 의한 전계 형성으로 카본 캐소드층(18)으로부터 전자를 방출시키고, 카본 캐소드층(18) 주위의 전계를 강화시키기 위한 전압(이하, '전계 강화 전압' 이라 한다)을 게이트 전극(12)에 공급하며, 제 2그리드 전극(22)에 편향 시그널을 공급하여 그리드 플레이트(6)의 어퍼쳐(6a)를 통과한 전자를 특정 형광막(24)으로 편향시키고, 메탈 필름(26)에 애노드 시그널을 공급하여 상기 전자를 형광막(24)으로 가속시키는 과정으로 구성된다.

<54>           상기한 구동 방법은 서로 수직으로 교차하는 캐소드 전극(16)과 제 1포커스 전극(20)을 각각 스캔 전극과 데이터 전극으로 사용하고, 게이트 전극(12)을 전계 강화 전극으로 사용한 것으로서, 이 구동 방법에서 백 플레이트(8)와 그리드 플레이트(6)를 가깝게 배치하면, 게이트 전극(12)과 제 1그리드 전극(20)에 더욱 낮은 구동 전압을 인가하여도 전자 방출이 쉽게 일어나는 장점이 있다.

<55>           실험에 의하면, 백 플레이트(8)와 그리드 플레이트(6) 사이의 거리는 30~200  $\mu\text{m}$ 가 적절한 것으로 보이며, 따라서 제 1스페이서(2)를 통상의 스크린 프린팅 방법으로 형성하여도 두 플레이트 사이에 요구되는 간격을 용이하게 확보할 수 있다.

<56>           이 때, 전계 강화 전압의 공급은 모든 게이트 전극(12) 라인에 동일한 전압을 공급하거나, 도 7에 도시한 바와 같이 게이트 전극(12)을 면전극으로 형성하고, 이 면전극에 전계 강화 전압을 공급할 수 있다.

<57>           그리고 어퍼쳐(6a)를 통과한 전자의 편향과 형광막(24)으로의 도달 과정은

앞서 설명한 제 1실시예와 동일하다.

<58> 도 8은 본 발명의 제 2실시예에 의한 평판 디스플레이 장치의 분해 사시도로  
서, 앞선 실시예와 동일한 부재에 대해서는 같은 부호를 사용한다. 본 실시예는  
제 2그리드 전극(22)이 분할되지 않고 제 1그리드 전극(20)과 동일하게 어퍼쳐 어  
레이를 따라 스트라이프 패턴으로 형성되며, 형광막(24)은 하나의 어퍼쳐(6a)에 대  
응하여 각각의 R, G, B 화소를 배치하는 것 이외에 앞선 실시예와 동일한 구성으로  
이루어진다.

<59> 상기한 구성에 근거하여 본 발명의 제 3실시예에 의한 구동 방법은, 캐소드  
전극(16)에 스캔 시그널을 공급함과 동시에 제 1그리드 전극(20)에 데이터 시그널  
을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 카본 캐소드층(1  
8)으로부터 전자를 방출시키고, 카본 캐소드층(18) 주위의 전계를 강화시키기 위한  
전압을 게이트 전극(12)에 공급하며, 제 2그리드 전극(22)에 포커스 시그널을 공급  
하여 그리드 플레이트(6)의 어퍼쳐(6a)를 통과한 전자를 집속시키고, 메탈 필름  
(26)에 애노드 시그널을 공급하여 상기 전자를 형광막(24)으로 가속시키는 과정으  
로 구성된다.

<60> 따라서 카본 캐소드층(18)에서 방출된 전자는 그리드 플레이트(6)의 어퍼쳐  
(6a)를 통과하면서 제 2그리드 전극(22)의 포커스 작용으로 해당 형광막(24)의 중  
앙을 향해 집속되어 퍼짐에 의해 인접 형광막에 도달하는 것을 효과적으로 차단할  
수 있다.

<61> 이 때, 제 2그리드 전극(22)으로의 포커스 시그널 공급은 모든 제 2그리드

전극(22) 라인에 동일한 포커스 시그널을 공급하거나, 도 9에 도시한 바와 같이 제 2그리드 전극(22)을 면전극으로 형성하고, 이 면전극에 포커스 시그널을 공급하는 것으로 이루어질 수 있다.

<62> 또한 본 발명은 상기한 구조에 근거하여, 캐소드 전극(16)에 스캔 시그널을 공급함과 동시에 게이트 전극(12)에 데이터 시그널을 인가하여 이들 전극의 교차 지점에 위치한 카본 캐소드층(18)으로부터 전자를 방출시키는 구동 방법을 적용할 수 있다. 이 경우에는 그리드 플레이트(6)의 양면에 제 1 및 제 2그리드 전극(20, 22) 모두를 형성할 필요가 없으므로, 이 가운데 어느 하나의 그리드 전극을 생략하여도 무방하다.

<63> 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

### 【발명의 효과】

<64> 이와 같이 본 발명이 제공하는 면전자원은 텅스텐 라인 캐소드와 비교하여 전자 방출 특성이 안정적이고, 신뢰성이 높아 대면적 디스플레이 제작을 용이하게 하며, 휘도 균일도를 향상시킬 수 있다. 그리고 전자 방출을 위해 절연층을 사이로 캐소드 전극 밑에 게이트 전극을 제공함으로써 낮은 구동 전압에서도 전자 방출을 용이하게 하며, 그리드 플레이트에 형성된 전극들로 전자를 제어할 수 있도록 하여 전자를 효과적으로 제어할 수 있다. 또한 스페이서들이 세개의 플레이트를

지지함에 따라, 대면적에서도 안정적인 구조를 가지므로 두꺼운 플레이트를 사용하지 않고도 대기압에 충분히 견딜 수 있기 때문에, 디스플레이를 보다 박형화할 수 있는 장점을 갖는다.

## 【특허청구범위】

### 【청구항 1】

게이트 전극이 형성된 백 플레이트와;  
 절연층을 사이로 상기 게이트 전극 위에 형성되는 캐소드 전극과;  
 상기 캐소드 전극 위에 형성되며 전계 방출 물질로 이루어지는 면전자원과;  
 화소 영역에 대응하는 다수의 어퍼처를 형성하며 백 플레이트에 이격된 상태로 배치되는 그리드 플레이트와;  
 상기 그리드 플레이트의 어느 한면에 각각 형성되는 한쌍의 그리드 전극; 및  
 형광막과 메탈 필름을 형성하며 그리드 플레이트에 이격된 상태로 배치되는 페이스 플레이트를 포함하는 평판 디스플레이 장치.

### 【청구항 2】

제 1항에 있어서,  
 상기 게이트 전극과 캐소드 전극이 다수개로 구비되며 서로 수직으로 교차하는 스트라이프 패턴으로 형성되는 평판 디스플레이 장치.

### 【청구항 3】

제 1항에 있어서,  
 상기 게이트 전극이 하나의 면전극으로 형성되는 평판 디스플레이 장치.

**【청구항 4】**

제 1항에 있어서,

상기 면전자원이 카본 캐소드층으로 이루어지는 평판 디스플레이 장치.

**【청구항 5】**

제 4항에 있어서,

상기 카본 캐소드층이 카본 나노튜브(CNT), C60(풀러렌), 다이아몬드, 다이아몬드상 카본(DLC), 그래파이트 또는 이들의 조합 물질로 이루어지는 평판 디스플레이 장치.

**【청구항 6】**

제 1항에 있어서,

상기 면전자원이 캐소드 전극 위 화소 영역에 선택적으로 형성되는 평판 디스플레이 장치.

**【청구항 7】**

제 1항에 있어서,

상기 면전자원이 캐소드 전극의 적어도 두면을 감싸도록 형성되는 평판 디스플레이 장치.

**【청구항 8】**

제 7항에 있어서,

상기 면전자원이 캐소드 전극의 한쪽 단부에 걸쳐 형성되는 평판 디스플레이



장치.

**【청구항 9】**

제 1항에 있어서,

상기 그리드 전극이 적어도 일방향의 어퍼쳐 어레이를 감싸면서 백 플레이트와 마주하여 배치되는 제 1그리드 전극 및 페이스 플레이트와 마주하여 배치되는 제 2그리드 전극으로 이루어지는 평판 디스플레이 장치.

**【청구항 10】**

제 9항에 있어서,

상기 제 1 및 제 2그리드 전극이 게이트 전극과 평행한 일방향의 어퍼쳐 어레이를 따라 스트라이프 패턴으로 형성되는 평판 디스플레이 장치.

**【청구항 11】**

제 9항에 있어서,

상기 제 1그리드 전극이 하나의 면전극으로 형성되는 평판 디스플레이 장치.

**【청구항 12】**

제 10항에 있어서,

상기 제 2그리드 전극이 하나의 어퍼쳐 어레이를 중심으로 분리된 2개의 세부 전극으로 이루어지는 평판 디스플레이 장치.

**【청구항 13】**

제 1항에 있어서,

상기 백 플레이트의 비화소 영역에 다수의 제 1스페이서가 형성되어 백 플레이트와 그리드 플레이트 사이를 지지하는 평판 디스플레이 장치.

**【청구항 14】**

제 1항에 있어서,

상기 그리드 플레이트의 비화소 영역에 다수의 제 2스페이서가 형성되어 그리드 플레이트와 페이스 플레이트 사이를 지지하는 평판 디스플레이 장치.

**【청구항 15】**

캐소드 전극에 스캔 시그널을 공급함과 동시에 게이트 전극에 데이터 시그널을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 면전자원으로부터 전자를 방출시키고;

제 1그리드 전극에 포커스 시그널을 공급하여 상기 전자를 그리드 플레이트의 어퍼처를 향해 집중시키며;

제 2그리드 전극에 편향 시그널을 공급하여 상기 어퍼처를 통과한 전자를 특정 형광막으로 편향시키고;

메탈 필름에 애노드 시그널을 공급하여 상기 전자를 형광막으로 가속시키는 것을 포함하는 평판 디스플레이 장치의 구동 방법.

**【청구항 16】**

제 15항에 있어서,

상기 제 1그리드 전극이 다수의 스트라이프 패턴으로 형성되고, 모든 제 1그

리드 전극 라인에 동일한 포커스 시그널을 공급하는 평판 디스플레이 장치의 구동 방법.

**【청구항 17】**

제 15항에 있어서,

상기 제 1그리드 전극이 하나의 면전극으로 형성되고, 이 면전극에 포커스 시그널을 공급하는 평판 디스플레이 장치의 구동 방법.

**【청구항 18】**

캐소드 전극에 스캔 시그널을 공급함과 동시에 제 1그리드 전극에 데이터 시그널을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 면전자원으로 부터 전자를 방출시키고;

면전자원 주위의 전계를 강화시키기 위한 전압을 게이트 전극에 공급하며;

제 2그리드 전극에 편향 시그널을 공급하여 그리드 플레이트의 어퍼처를 통과한 전자를 특정 형광막으로 편향시키고;

메탈 필름에 애노드 시그널을 공급하여 상기 전자를 형광막으로 가속시키는 것을 포함하는 평판 디스플레이 장치의 구동 방법.

**【청구항 19】**

제 15항 또는 제 18항에 있어서,

상기 제 2그리드 전극이 어퍼처 어레이를 중심으로 분리된 2개의 세부 전극으로 구성되고, 이 세부 전극 각각에 분할된 편향 시그널을 공급하는 평판 디스플레이

레이 장치의 구동 방법.

**【청구항 20】**

제 18항에 있어서,

상기 게이트 전극이 다수의 스트라이프 패턴으로 형성되고, 모든 게이트 전극 라인에 동일한 전계 강화 전압을 공급하는 평판 디스플레이 장치의 구동 방법.

**【청구항 21】**

제 18항에 있어서,

상기 게이트 전극이 하나의 면전극으로 형성되고, 이 면전극에 전계 강화 전압을 공급하는 평판 디스플레이 장치의 구동 방법.

**【청구항 22】**

캐소드 전극에 스캔 시그널을 공급함과 동시에 제 1그리드 전극에 데이터 시그널을 공급하여 이들 전극에 인가된 전압 차에 의한 전계 형성으로 면전자원으로 부터 전자를 방출시키고;

면전자원 주위의 전계를 강화시키기 위한 전압을 게이트 전극에 공급하며;

제 2그리드 전극에 포커스 시그널을 공급하여 그리드 플레이트의 어퍼처를 통한 전자를 집속시키고;

메탈 필름에 애노드 시그널을 공급하여 상기 전자를 형광막으로 가속시키는 것을 포함하는 평판 디스플레이 장치의 구동 방법.

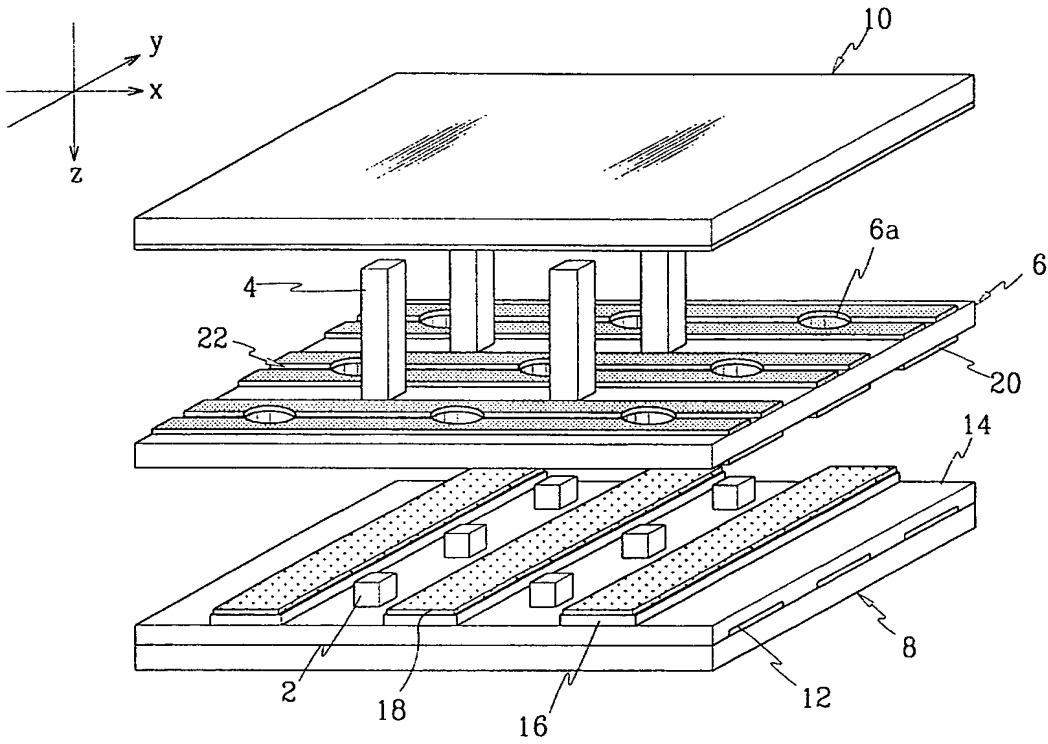
**【청구항 23】**

제 22항에 있어서,

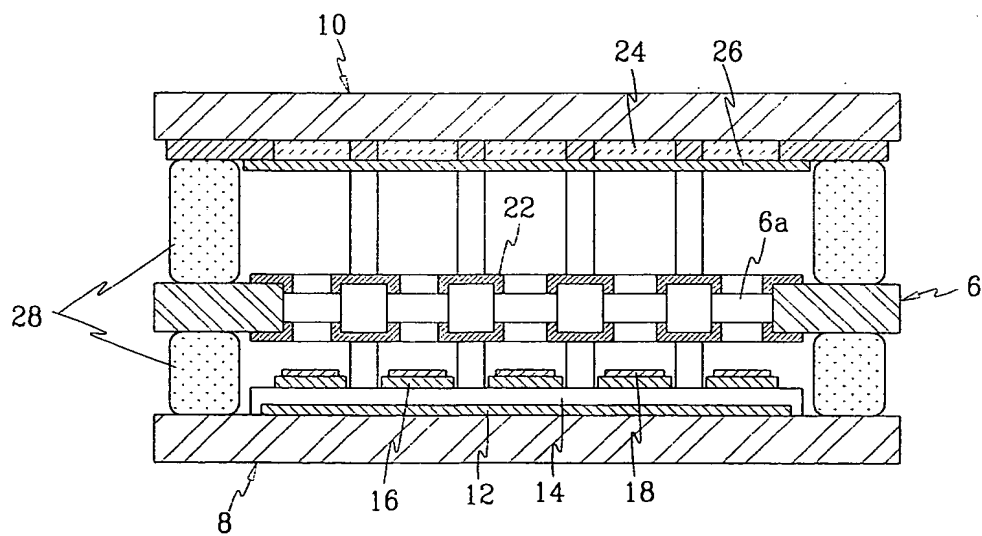
상기 제 2그리드 전극이 제 1그리드 전극과 평행한 스트라이프 패턴으로 형성되고, 모든 제 2그리드 전극 라인에 동일한 포커스 시그널을 공급하는 평판 디스플레이 장치의 구동 방법.

【도면】

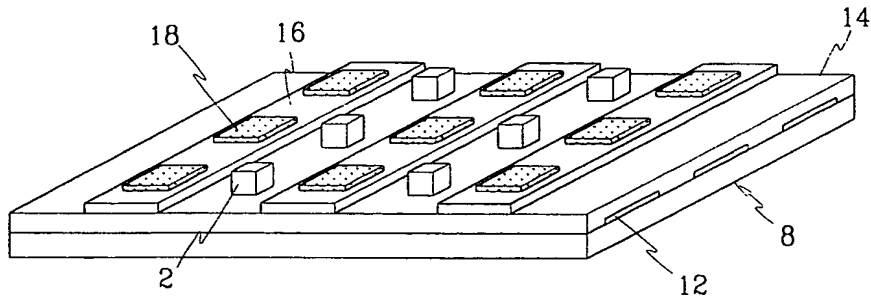
【도 1】



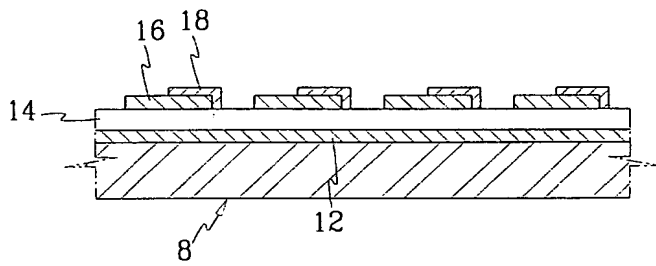
【도 2】



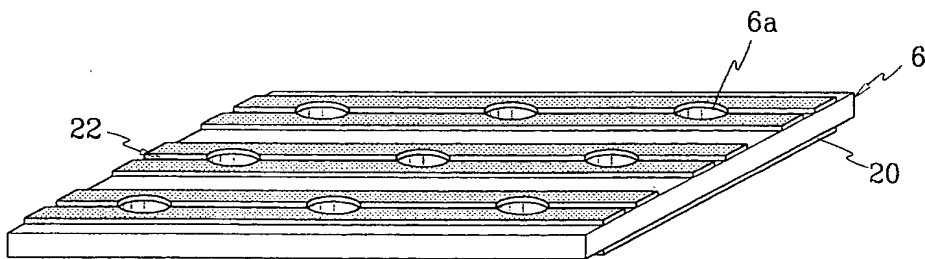
【도 3】



【도 4】



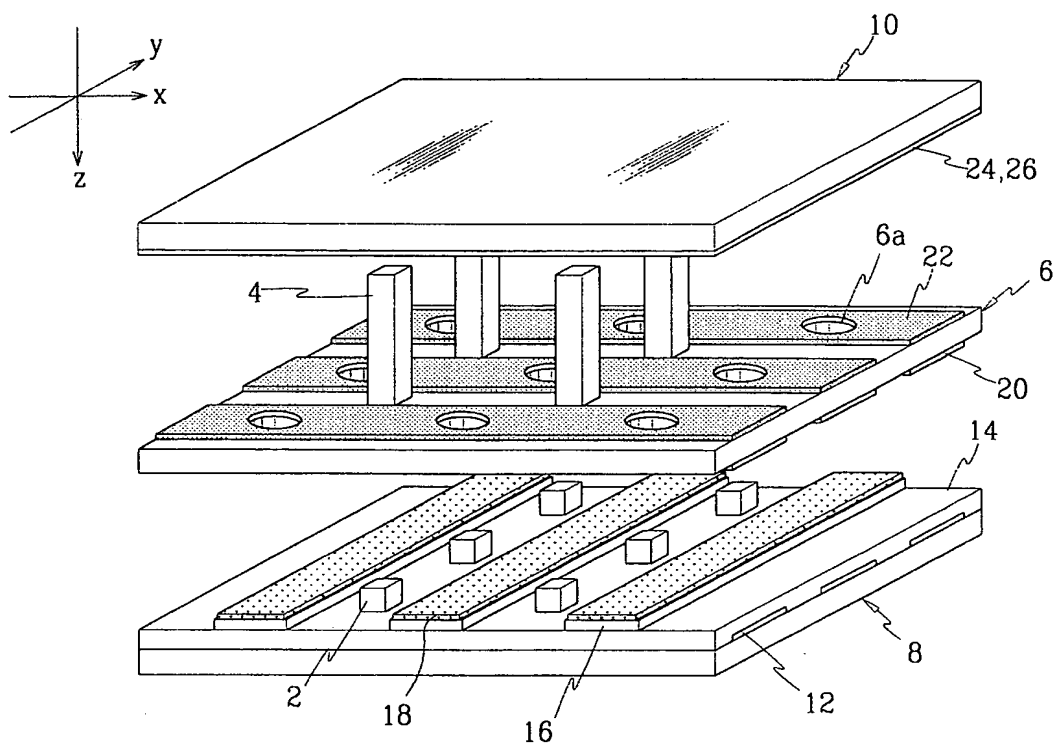
【도 5】



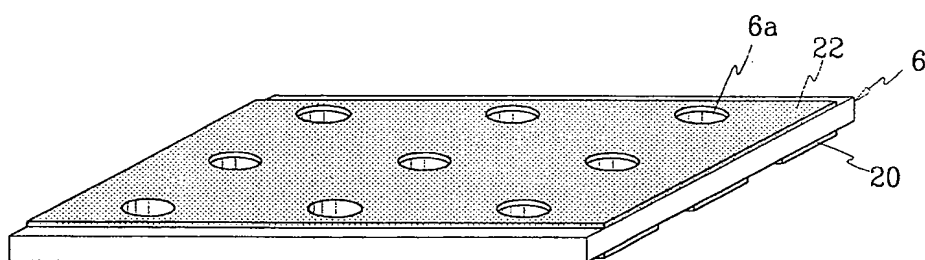




【도 8】



【도 9】



【도 10】

